

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02195322 A**

(43) Date of publication of application: **01.08.90**

(51) Int. Cl.

G02F 1/133
G02F 1/133
G09G 3/36

(21) Application number: **01014402**

(71) Applicant: **SEIKO EPSON CORP**

(22) Date of filing: **24.01.89**

(72) Inventor: **KOBAYASHI HIDEKAZU**

(54) **DRIVING METHOD FOR ELECTROOPTIC ELEMENT**

(57) Abstract:

PURPOSE: To shorten a selection time greatly, to stabilize a memory state in a nonselection period, and to make a high-contrast display by inserting a resistance into scanning electrode at the time of selecting operation.

CONSTITUTION: The potential is given the same as the mean potential of a signal electrode signal or given the opposite polarity from a reset pulse after liquid crystal applies the reset pulse to a scanning electrode. The resistance of $\approx 100\Omega$ is interposed between a

scanning electrode signal line and the scanning electrode after $1\mu s$ or a time corresponding to the response speed of the liquid crystal. At the same time, the scanning electrode is applied with a signal for selecting whether the liquid crystal is put in a 1st or 2nd state according to contents to be displayed and the resistance is removed before a charge correcting pulse or the reset pulse is applied again with a scanning electrode signal. Consequently, a selection period is set shorter than the response speed of the liquid crystal to enable a fast scan and the vibration of the liquid crystal in the nonselection period is reducible.

COPYRIGHT: (C)1990,JPO&Japio

⑫ 公開特許公報(A)

平2-195322

⑬ Int.Cl.⁵

G 02 F 1/133

G 09 G 3/36

識別記号

5 6 0

5 4 5

庁内整理番号

8708-2H

8708-2H

8621-5C

⑭ 公開 平成2年(1990)8月1日

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 電気光学素子の駆動方法

⑯ 特 願 平1-14402

⑰ 出 願 平1(1989)1月24日

⑱ 発 明 者 小 林 英 和 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑲ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑳ 代 理 人 弁理士 鈴木 喜三郎 外1名

明 細 書

1. 発明の名称

電気光学素子の駆動方法

2. 特許請求の範囲

互いに直交するくし状電極群を設けた2枚の基板間に強誘電性液晶を挟持して成る電気光学素子の駆動方法において、走査電極に液晶が第1の状態をとる信号(リセットパルス)を印加後、電位を信号電極信号の平均電位ないしはリセットパルスと平均電位に対して反対側の電位とし、その後1 μ sないしは液晶の応答速度に相当する時間経過後走査電極信号線と走査電極の間に100 Ω 以上の抵抗を入れ、同時に走査電極には表示したい内容に合わせて液晶を第1の状態にするか、あるいは第2の状態にするか選択する信号が印加されており、再び走査電極信号で電荷補正パルス及びリセットパルスが印加される前に先の抵抗が除かれることを特徴とする電気光学素子の駆動方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は強誘電性液晶を用いた電気光学素子の駆動方法に関する。

〔従来の技術〕

重く大きいCRT(陰極線管)ディスプレイに替わる薄型軽量のディスプレイとして液晶ディスプレイが注目されている。とりわけツイストネマチック(TN)モードは動作が単純で安価であるため広く使われている。しかしこの方式では大容量化すると表示品位が著しく低下する。そこで現在強誘電性液晶を用いたディスプレイ(SSFLC)が開発されている。SSFLCはメモリー性(電界印加後も表示状態を保つ性質)を持つため大容量化が容易である。SSFLCの駆動方法としては従来選択期間内に液晶を第1の状態とする信号及び次のフレームでの表示状態を選択する信号の少なくとも2種類の信号を印加していた。

(ナショナルテクニカルレポート1987年2月)

号P44)

〔発明が解決しようとする課題〕

しかし従来の技術では1画面を走査する時間が長くなり画面がちらつき、またビデオレートで走査できずテレビ化できないという課題があった。たとえば液晶の応答速度が $100\mu s$ とし、パネルの走査線が1000本とすると2パルス選択走査の場合、 $100 \times 2 \times 1000\mu s = 0.2$ 秒/画面かかるのである。

また従来の技術では、非選択期間に信号電極に他の画素のための信号電極信号が印加されているため、わずかではあるが液晶分子が振れ、コントラストが低下する課題があった。

そこで本発明の目的とするところは、選択期間を液晶の応答速度以下とし、高速走査を可能とし、更に非選択期間に液晶が振れることを低減することを目的とする。

〔課題を解決するための手段〕

本発明の電気光学素子の駆動方法は、互いに直交するくし状電極群を設けた2枚の基板間に強調

そしてフローティングポイントで走査電極と走査電極信号線の間に抵抗 R_c が挿入され、画素に印加された電位 V_i は保持されることになる。この電荷は画素の内部抵抗 R_p により減衰することになるが、このたくわえられた電荷 Q により液晶分子は反転し、第2の状態をとることができるのである。この Q は第1図合成波形103の斜線部で表わされる。数式で表わすと、

$$Q = R_p \times C \times V_i \quad (C \text{ は画素の容量}) \quad \dots (1)$$

この電荷が液晶の反転するのに必要な飽和電荷以上であれば反転する。飽和電荷とは第3図に示したように、素子にあるパルス串 P_w で波高値 V のパルスを印加した時、メモリ状態を反転させるに必要な電圧 $V_{...}$ である場合 $P_w \times V_{...}$ を示す。

すなわち、

$$R_p \times C \times V_i > P_w \times V_{...} \quad \dots (2)$$

を満たすように V_i を定めればよい。また先に述べたリセットパルスの波高値(V_r)についても、 $|V_r| \geq |V_{...}|$ (パルス串が第3図と同じ時)

電性液晶を挟持して成る電気光学素子の駆動方法において、走査電極に液晶が第1の状態をとる信号(リセットパルス)を印加後、電位を信号電極信号の平均電位ないしは平均電位に対してリセットパルスと反対極性の電位とし、その後 $1\mu s$ ないしは液晶の応答速度に相当する時間経過後(この時をフローティングポイントと言う)走査電極信号線と走査電極の間に 100Ω 以上の抵抗を入れ、同時に走査電極には表示したい内容に合わせて液晶を第1の状態にするか、あるいは第2の状態にするか選択する信号が印加されており、再び走査電極信号で電荷補正パルス及びリセットパルスが印加される前に先の抵抗が除かれることを特徴とする。

〔作 用〕

ここで本発明の駆動方法における表示状態選択の原理について述べておく。リセットパルスが印加された後液晶分子は第1の状態をとる。次に、第2の状態に反転させる場合、信号電極電位 V_i ($k=1 \sim N$ 、 N は信号電極数)が与えられる。

を満たすように定めればよい。こうして選択された後、非選択期間になる。非選択期間での走査電極の電位を V_c とすれば次式が成り立つ。

$$V_c = R_c \times \sum_{i=1}^N V_i / (NR_c - R_p) \quad \dots (3)$$

非選択期間に画素に印加される電圧は $V_c - V_i$ であり、 V_c は V_i 以下(R_p が十分小さい場合)になるので $|V_c - V_i| < 2|V_i|$ である。信号電極信号のパルス串は十分小さく選ぶことができ、また V_i についても、あるパルス串 P_w の電圧を印加した際の液晶の反転するしきい電圧 V_{th} よりも小さくできる。なぜなら、選択期間で液晶に電圧 V_i が印加されている時に走査電極に抵抗が挿入されるため電荷が保持されるからである。そのため非選択期間では液晶分子は極めて安定したメモリ状態をとることになるのである。また、走査電極信号においてフローティングポイントで平均電位に戻っていたのであるが、平均電位よりも補正パルス側に電位を振ってにおいて

もよい。こうすることにより、第2の状態を選択しやすくなる。

非選択期間の後部では走査電極信号線に電荷補正パルス及びリセットパルスが印加される前に(第1図101のショートポイント参照)、走査電極と走査電極信号線の間の抵抗は除かれ、再び選択可能となる。

(実施例)

(実施例1)

第1図に本発明の実施例における波形図を示す。

波形101は走査電極信号波形である。選択期間の前に電荷補正用パルス及び液晶を第1の状態にするパルス(リセットパルス)が印加されている。リセットパルスの後部から選択期間となる。リセットパルス印加後1瞬電位が平均電位に戻される。その後走査電極と走査電極信号線の間に5KΩの抵抗を挿入した。その瞬間に信号電極に印加されている波形102によりその後の合成波形103が決まる。信号電極信号102は、液晶の劣化及び表示の安定性を考えて交流化してある。

2の状態を明状態としている。選択期間は $50 \times 2 \mu s = 100 \mu s$ であるが、液晶を選ぶことにより、また V_A の波高値を高くすることにより、更に短かくすることが可能である。非選択期間における液晶分子の振れも非常に小さく無視できるほどであった。

駆動波形については本実施例に述べたものだけに限らず、走査電極信号101における電荷補正パルス及びリセットパルスは選択期間の直前にある必要はなく、またこのようなパルスの形をしている必要もない。信号電極信号102においても、電荷補正パルスと選択パルスの順番はこの通りである必要はなく逆でもよい。この時選択期間は第1図よりも $50 \mu s$ 右へずれることになる。

(実施例2)

第1図において、フローティングポイントでの走査電極信号101の電位を平均電位よりも補正パルス側に振った場合についての実施例を述べる。

先に示した式(2)より、 V_A は大きいほどよいことになるが、しかし V_A が大きくなると非選

すなわち選択期間の前半に電荷補正用のパルスを印加し、選択期間の後半に表示を選択するパルスを印加している。

ここで用いた素子の構成を述べる。基板はガラス基板を用い、ITO透明電極を形成し、その上に絶縁層及び配向層(ポリイミド)を形成し、布でこする配向処理を施した。2枚の基板に形成したくし状電極が直交するように、また布でこすった方向が平行になるように組み合わせ、液晶層の厚さが $2 \mu m$ となるように固定した。用いた液晶は大日本インキ㈱DOF0004である。25℃で応答速度が $200 \mu s$ であるので先に述べたリセットパルスのパルス巾は $250 \mu s$ に設定し、波高値を $-20V$ に設定した。信号電極波形102における1パルスのパルス巾は $50 \mu s$ とした。フローティングポイントはリセットパルス印加後から $20 \mu s$ 後とした。この素子を用い、第4図に示したように配線し合成波形103を印加した際の素子のクロスニコル下での光学応答を104に示した。ここでは第1の状態を暗状態とし、第

2の状態を明状態としている。選択期間は $50 \times 2 \mu s = 100 \mu s$ であるが、液晶を選ぶことにより、また V_A の波高値を高くすることにより、更に短かくすることが可能である。非選択期間における液晶分子の振れも非常に小さく無視できるほどであった。

$$R_P \times C \times (V_W + V_A) > P_W \times V_{A11}$$

$$R_P \times C \times (V_W - V_A) < P_W \times V_{A11}$$

なる関係を満たせばよい。これにより V_A を小さくすることができ、非選択期間での液晶分子の振れを小さくできる。そのため高コントラストの表示が可能となる。

(実施例3)

ここでは実施例1及び実施例2における信号電極信号の改良について述べる。

第1図に示したように信号電極信号において、異なる状態を選択する信号がつながる場合パルス巾が2倍になり、液晶分子が振られやすくなり、メモリー性が悪化する可能性がある。そこで信号電極信号を第2図に示したように改良した。すなわち、1信号電極信号の右端あるいは左端を平均電位とする(第2図202)。もう1つの方法は選

択パルスと補正パルスの順番と同じにする(第2図203)。201については、この他3つの例が可能である。すなわち、選択期間を右にずらせて左端のパルスにフローティングポイントが合うようにする例、及び平均電位をとる場所が左端になるもの2例である。202、203どちらについても選択期間を自由に右にずらすことができる。しかし度をすぎると第1の状態をとる時間が長くなりコントラストが低下する。逆にこれをうまく利用するとコントラストを自在に変化させることができる。

〔発明の効果〕

以上本発明によれば、選択時に走査電極に抵抗を挿入することにより、選択時間を大幅に短縮し非選択期間でのメモリー状態を安定化し、高コントラスト表示が可能となった。本発明を用いれば強誘電性液晶を用いた電気光学素子でテレビを作成することも容易である。

4. 図面の簡単な説明

第1図は本発明の実施例1における駆動波形チャート図である。

第2図は本発明の実施例3における駆動波形チャート図である。

第3図は強誘電性液晶を用いた電気光学素子のクロスニコル下での電圧-透過率特性図である。

第4図は本発明の駆動回路の概念図である。

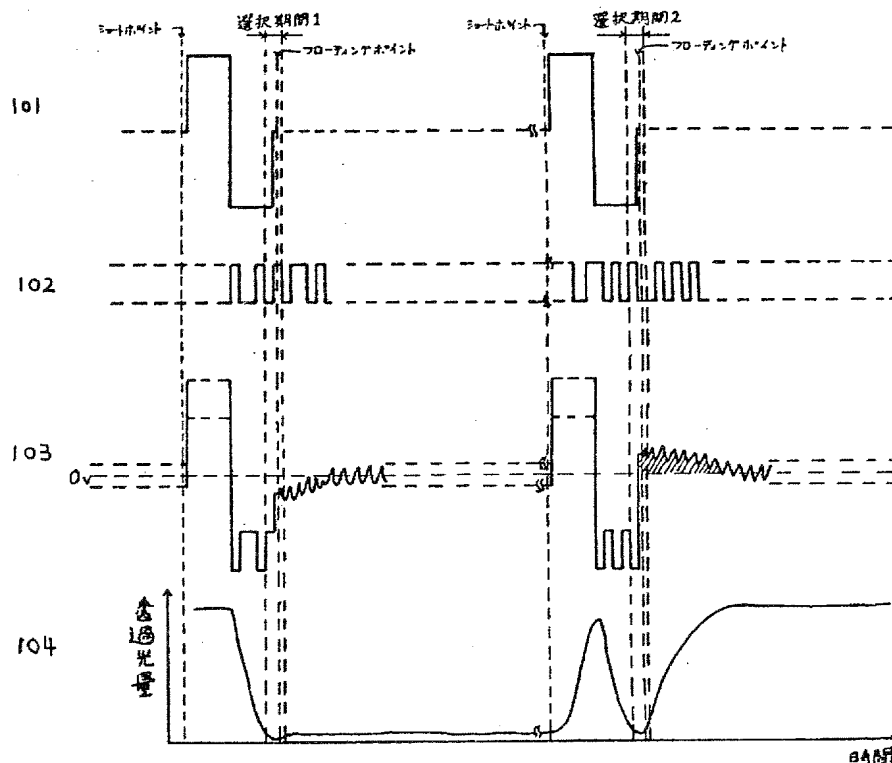
101・・・走査電極信号波形
102・・・信号電極信号波形
103・・・101と102の合成波形
104・・・103を素子に印加した際の応答特性図

201・・・走査電極信号波形
202・・・信号電極信号波形の例1
203・・・信号電極信号波形の例2

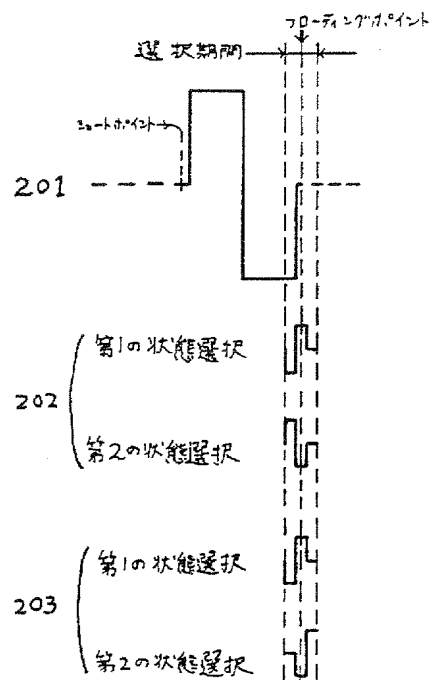
以上

出願人 セイコーエプソン株式会社

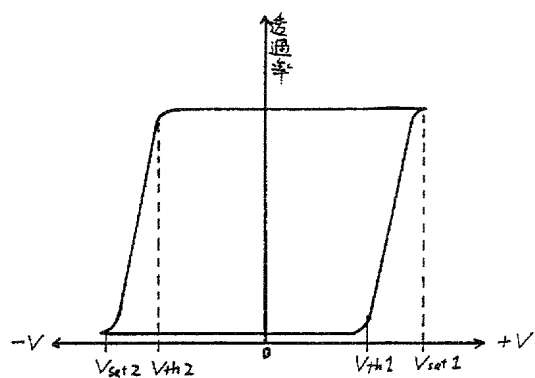
代理人 弁理士 鈴木 喜三郎(他1名)



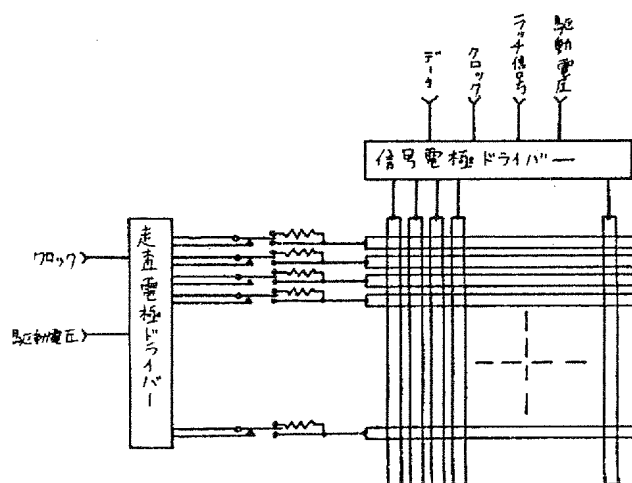
第1図



第 2 図



第 3 図



第 4 図